

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-052174
 (43)Date of publication of application : 21.02.2003

(51)Int.CI. H02M 3/28
 H02M 3/335

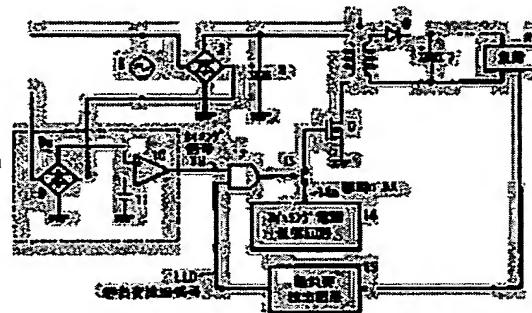
(21)Application number : 2001-240144 (71)Applicant : FUJI ELECTRIC CO LTD
 (22)Date of filing : 08.08.2001 (72)Inventor : SHIROYAMA HIRONOBU

(54) SWITCHING POWER SUPPLY

(57)Abstract:

PROBLEM TO BE SOLVED: To easily and economically generate a timing signal for alternately repeating continuous switching operation and lasting off-state of a switching element 5, in order to reduce switching loss under a light load or no-load condition in the switching power supply for supplying to an external load 8, a stabilized DC power source generated by controlling the semiconductor switching element 5 connected via an inductive means, such as a transformer 4 or the like, to a DC power source obtained across a capacitor 3, by rectifying an AC power source 1 to continuously perform switching operation, for example, in a switching cycle of 100 kHz with the PWM-controlled drive pulse 14a from a switching power supply control circuit 14.

SOLUTION: When a signal LLD, having detected a light-load condition is at 'H' (significant), a timing signal TM as the output of a comparator 10 goes to 'H' in a period in which a full-wave rectified output 9a of the AC power source 1 exceeds the reference DC voltage 11. Therefore, a switch 13 is turned off with 'H' output of an AND circuit 12, and thereby the switch element 5 goes to off-state.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-52174

(P2003-52174A)

(43)公開日 平成15年2月21日 (2003.2.21)

(51)Int.Cl.⁷

H 02 M 3/28

識別記号

3/335

F I

H 02 M 3/28

テ-マコ-ト(参考)

H 5 H 7 3 0

K

3/335

B

審査請求 未請求 請求項の数4 O L (全6頁)

(21)出願番号 特願2001-240144(P2001-240144)

(22)出願日 平成13年8月8日 (2001.8.8)

(71)出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72)発明者 城山 博伸

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74)代理人 100088339

弁理士 篠部 正治

Fターム(参考) 5H730 AA12 AA14 BB23 BB43 BB57

CC01 DD04 EE02 EE07 FD31

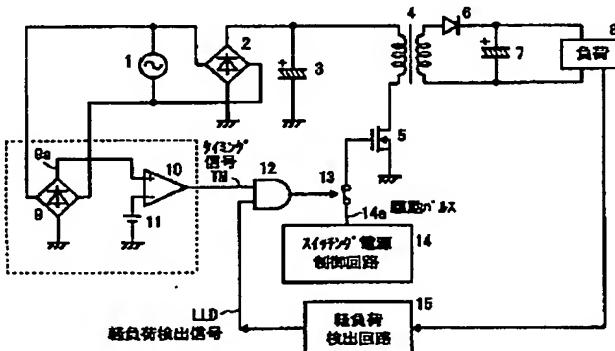
FG05 FG22 FG25 FG26

(54)【発明の名称】スイッチング電源装置

(57)【要約】

【課題】交流電源1を整流してコンデンサ3の両端に得た直流電源に、トランジスタ4等の誘導性手段を介し接続された半導体スイッチ素子5を、スイッチング電源制御回路14からのPWM制御された駆動パルス14aにより、例えば100kHzのスイッチング周期で連続してスイッチング動作させ、安定化直流電源を作つて外部負荷8に供給するスイッチング電源装置にて、軽負荷または無負荷時にスイッチング損失低減のために、スイッチ素子5に連続のスイッチング動作とオフ状態の維持とを交互に繰り返させるためのタイミング信号を簡単安価に生成する。

【解決手段】軽負荷状態を検出した信号LLDが“H”(有意)のとき、交流電源1の全波整流输出9aが基準の直流電圧11を上回る期間には、コンパレータ10の出力であるタイミング信号TMが“H”となり、AND回路12の“H”出力によりスイッチ13がオフし、スイッチ素子5はオフ状態となる。



【特許請求の範囲】

【請求項1】交流電源から生成される直流電源間にトランジストまたはリクトルからなる誘導性手段を介し接続された半導体スイッチ素子を、PWM制御された駆動パルスにより連続して繰り返し開閉し（以下、この開閉の動作をスイッチング動作といい、連続して繰り返されるスイッチング動作の周期をスイッチング周期という）、安定化された直流電源を生成して外部の負荷に供給するスイッチング電源装置であって、

前記交流電源の波形を利用して周期的なタイミング信号を生成するタイミング信号生成手段、

前記負荷が所定値を下回ったことを示す軽負荷検出信号の存在時、前記タイミング信号に合わせ、前記半導体スイッチ素子に、少なくとも1スイッチング周期を含む期間にわたる前記の連続するスイッチング動作と少なくとも複数のスイッチング周期を含む期間にわたる開放状態の維持とを交互に繰り返させるスイッチング損失削減手段を備えたことを特徴とするスイッチング電源装置。

【請求項2】請求項1に記載のスイッチング電源装置において、

前記タイミング信号生成手段が、前記交流電源の整流波形の振幅の瞬時値と、所定の基準電圧とを比較する手段を備えたことを特徴とするスイッチング電源装置。

【請求項3】請求項2に記載のスイッチング電源装置において、

前記交流電源の整流波形が全波整流波形であることを特徴とするスイッチング電源装置。

【請求項4】請求項2に記載のスイッチング電源装置において、

前記交流電源の整流波形が半波整流波形であることを特徴とするスイッチング電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、交流電源を整流して得た直流電源間にトランジストまたはリクトルからなる誘導性手段を介し接続された半導体スイッチ素子を、PWM制御された駆動パルスによって繰り返し開閉し、安定化された直流電源を生成して外部負荷に供給する電源装置としてのスイッチング電源装置であって、特に軽負荷や無負荷の場合に半導体スイッチ素子の連続のスイッチング動作を周期的に一時休止する、間欠的スイッチング動作を行わせ、半導体スイッチ素子のスイッチング損失を低減して装置の効率を改善するようにしたスイッチング電源装置に関する。

【0002】なお、以下各図において同一の符号は同一もしくは相当部分を示す。

【0003】

【従来の技術】一般的なスイッチング電源装置においては、軽負荷や無負荷時に発生する損失を低減する方法の一つとして、常時は継続して行われている半導体スイッ

チ素子（以下単にスイッチ素子と略記する）のスイッチング動作を、軽負荷や無負荷の場合には断続的（間欠的）に行わせる方法が用いられている。

【0004】図6は、この種のスイッチング電源装置の要部の構成例を示し、この図は商用電源などの交流電源を入力とするスイッチング電源装置の例を示す。同図において、1は交流電源、2は交流電源1の電圧を全波整流するダイオードブリッジ、3はダイオードブリッジ2によって全波整流された直流電圧を平滑化するコンデンサ、4はフライバック方式のトランジストである。

【0005】5はトランジスト4の1次巻線を介して、コンデンサ3の両端に生成された直流電圧を繰り返しオン／オフする、本例ではNチャネルMOSFETからなるスイッチ素子、6はスイッチ素子のオフ時にトランジスト4の2次巻線に発生する電圧を整流するダイオード、7はダイオード6の整流输出力を平滑化するコンデンサ、8はこのスイッチング電源装置に接続された外部の負荷である。

【0006】14はこのスイッチング電源装置から外部の負荷8に供給される直流電圧を図外の手段を介して検出しつつ、この供給直流電圧を一定とするようスイッチ素子5をPWM（パルス幅変調）制御された（つまり、オン期間とオフ期間の比率を制御によって可変調整された）駆動パルス14aによって比較的高い周波数（例えば100kHz）でオン／オフ駆動する制御回路としてのスイッチング電源制御回路である。

【0007】次に21は、スイッチ素子5の動作周波数よりも充分低い周波数（例えば1kHz）の発振パルス21aを生成する断続動作用の発振器、15は負荷8の軽負荷状態を検出する軽負荷検出回路、12は軽負荷検出回路15の検出出力としての軽負荷検出信号LDと断続動作用発振器21の発振出力パルス21aとを入力して常時はオン状態にあるスイッチ13をオフ状態に切り換えるAND回路である。

【0008】この図6のスイッチング電源装置では、負荷8がこの電源装置の定格容量程度に充分大きい場合には、スイッチ13を常にオン状態にして動作させる。するとスイッチ素子5はスイッチング電源制御回路14の出力する駆動パルス14aによって例えば100kHzで連続してオンオフ動作（スイッチング動作）を繰り返す。

【0009】これに対し負荷8が軽くなった場合には、軽負荷検出回路15が軽負荷状態であることを示す

“H”の軽負荷検出信号LDを出力するので、断続動作用発振器21の発振出力パルス21aが“H”となるたびにAND回路12の出力が“H”となって、スイッチ13をオフし、スイッチ素子5をオフさせる。従つて、例えば断続動作用発振器21が1kHzの発振を行い、その出力パルス21aの“H”の期間と“L”的期間が等しいとすれば、この“H”および“L”的期間は

いずれも 0.5 ms となるから、スイッチ素子 5 は 100 kHz のスイッチング動作を 0.5 ms 継続するたびに、0.5 ms 休止してオフ状態のままとなるという動作を繰り返すことになる。

【0010】このようにして軽負荷や無負荷時には、スイッチ素子 5 がスイッチング動作を間欠的に行うので、そのスイッチング損失を低減することが可能になる。

【0011】

【発明が解決しようとする課題】しかしながら、上述した従来のスイッチング電源装置は、軽負荷や無負荷時にスイッチ素子のスイッチング動作を間欠的に行わせるために、専用の発振器を用意する必要があるため回路が複雑になるという問題があった。本発明はこの問題を解消し、断続動作用の発振器の代わりに、交流電源の波形を利用するスイッチング電源装置を提供することを目的とする。

【0012】

【課題を解決するための手段】前記の課題を解決するために、請求項 1 のスイッチング電源装置は、交流電源

(1) から (ダイオードブリッジ 2 を介して) 生成される直流電源 (コンデンサ 3 の両端) 間にトランスまたはリアクトルからなる誘導性手段 (トランス 4 など) を介し接続された半導体スイッチ素子 (5) を、(スイッチング電源制御回路 14 から出力される) PWM 制御された駆動パルス (14a) により連続して繰り返し開閉し (以下、この開閉の動作をスイッチング動作といい、(例えば 100 kHz で) 連続して繰り返されるスイッチング動作の周期をスイッチング周期という) 、安定化された直流電源を生成して外部の負荷 (8) に供給するスイッチング電源装置であって、前記交流電源の波形を利用して周期的なタイミング信号 (TM) を生成するタイミング信号生成手段、前記負荷が所定値を下回ったことを示す (軽負荷検出回路 15 などからの) 軽負荷検出信号 (LLD) の存在時、前記タイミング信号に合わせ、前記半導体スイッチ素子に、少なくとも 1 スイッチング周期を含む期間にわたる前記の連続するスイッチング動作と少なくとも複数のスイッチング周期を含む期間にわたる開放状態の維持とを交互に繰り返させるスイッチング損失削減手段 (AND 回路 12, スイッチ 13 など) を備えたものとする。

【0013】また請求項 2 のスイッチング電源装置は、請求項 1 に記載のスイッチング電源装置において、前記タイミング信号生成手段が、前記交流電源の整流波形の振幅の瞬時値と、所定の基準電圧 (直流電圧 11、あるいはトランジスタ 18 のベース・エミッタ電圧など) とを比較する手段 (コンパレータ 10、あるいはトランジスタ 18 など) を備えたものとする。

【0014】また請求項 3 のスイッチング電源装置は、請求項 2 に記載のスイッチング電源装置において、前記交流電源の整流波形が (交流電源 1 からダイオードブリッジ 2 を介して得られる) 全波整流波形であるようにする。また請求項 4 のスイッチング電源装置は、請求項 2 に記載のスイッチング電源装置において、前記交流電源の整流波形が (交流電源 1 の一端とスイッチング電源装置のグランド間に現れる) 半波整流波形であるようにする。

【0015】即ち、本発明の作用は、従来の断続動作用発振器を削除し、この発振出力の代わりに交流電源電圧を利用するものである。

【0016】

【発明の実施の形態】(実施例 1) 図 1 は本発明の第 1 の実施例としての要部の構成を示す回路図で、この図は図 6 に対応している。なお、軽負荷検出回路 15 は、この図のように外部の負荷 8 から直接その軽負荷状態を検出するものであっても、あるいはこのスイッチング電源装置の出力部やスイッチング電源制御回路 14 の内部等から負荷 8 の軽負荷状態を検出するものであっても、いずれでもよい。

【0017】この図 1 および以下に述べる図 2 ~ 図 4 のなかで、破線で囲まれた部分は従来の断続動作用発振器に相当する部分である。図 1 では破線内はダイオードブリッジ 9、コンパレータ 10、基準の直流電源 11 からなる。また、図 5 は図 1 の要部動作説明用の波形図である。次に図 5 を参照しつつ図 1 の動作を説明する。

【0018】交流電源 1 をダイオードブリッジ 9 に通すこと、ダイオードブリッジ 9 の直流出力端子には全波整流された正弦波波形の全波整流输出力 9a を得ることができる。この全波整流输出力 9a をコンパレータ 10 の入力端子の 1 つ (本例では十入力端子) に入力する。またコンパレータ 10 のもう 1 つの入力端子 (本例では一入力端子) には基準となる直流電源 11 を入力する。

【0019】これにより、コンパレータ 10 の出力としてのタイミング信号 TM は、全波整流输出力 9a が直流電源 11 の電圧を上回る期間は “H”、それ以外の期間は “L” であるような、交流電源 1 の 2 倍の周波数の矩形波状の信号となる。いま、時点 t1 に軽負荷検出回路 15 が軽負荷または無負荷を検出して “H” の軽負荷検出信号 LLD を出力したとすると、以後コンパレータ出力としてのタイミング信号 TM が “H” となるたびに、AND 回路 12 の出力は “H” となり、スイッチ 13 をオフする。

【0020】このようにして、時点 t1 以後、スイッチ素子 5 は図 5 の例のように比較的高い周波数 (本例では 100 kHz) でのオンオフ動作 (スイッチング動作) とオフ状態のままになる休止動作とを繰り返す。換言すれば間欠的にスイッチング動作を行う。なお、図 5 において Ts はスイッチ素子 5 のスイッチング動作の期間を示し、Th はスイッチ素子 5 の休止期間を示す。

【0021】この場合、間欠的にスイッチング動作を繰り返す周波数は、交流電源 1 の周波数により決定され、

任意に設定することはできないが、軽負荷や無負荷時にスイッチ素子5を間欠的にスイッチング動作させ、損失を低減するという目的は達成することができる。なおこの実施例ではスイッチ素子5を間欠的にスイッチング動作させるのにスイッチ13を利用しているが、これに代わり、例えばAND回路12の出力によって、スイッチング電源制御回路14そのものを停止させるなどの他の方法でスイッチ素子5を間欠的にスイッチング動作させても良い。

【0022】(実施例2) 図2は本発明の第2の実施例としての要部の構成を示す回路図である。この図2では、図1のダイオードブリッジ9の全波整流出力9aを、抵抗16と17により分圧してコンパレータ10の+入力端子に入力している。この場合、図1の動作と比較すると、全波整流出力9aの振幅を分圧抵抗16, 17の選択によって容易に可変できるので、直流電圧11と分圧抵抗16, 17との選択によって、全波整流出力9aの分圧電圧(コンパレータ10の+入力端子の電圧)が基準直流電圧11を上回る期間としての、軽負荷または無負荷時におけるスイッチ素子5の休止期間Thを調整することが容易になる。

【0023】(実施例3) 図3は本発明の第3の実施例としての要部の構成を示す回路図である。図3においては図2のコンパレータ10及び基準直流電源11がトランジスタ18, 抵抗19, 直流電源20に置き換わっている。この図3の回路においては、ダイオードブリッジ9からの全波整流出力9aを分圧抵抗16, 17で分圧して抵抗17に現れる電圧が、トランジスタ18のベース・エミッタ間を導通できる電圧に達しない期間では、トランジスタ18はオフ状態であり、このトランジスタ18のコレクタからAND回路12に与えられるタイミング信号TMは“H”となる。

【0024】他方、抵抗17に現れる電圧がトランジスタ18のベース・エミッタ間を導通する電圧に達している期間では、トランジスタ18がオン状態であるためタイミング信号TMは“L”となる。従って軽負荷検出信号LLDが“H”であって、トランジスタ18がオフ状態(つまり全波整流出力9aの分圧値である抵抗17の電圧が基準電圧としてのトランジスタ18のベース・エミッタ導通電圧に達しない状態)のとき、タイミング信号TMが“H”、よってAND回路12の出力が“H”となってスイッチ13をオフする。

【0025】ここで、図5の全波整流出力9aと直流電圧11とをそれぞれ分圧抵抗17の電圧とトランジスタ18のベース・エミッタ導通電圧とに置換えてみると、本実施例3の場合、交流電源1に対するタイミング信号TMの“H”期間と“L”期間が図5とは逆になり、従って軽負荷検出信号LLDが“H”となった後における、スイッチ素子5のスイッチング期間Tsと休止期間Thが図5とは入れ代わる関係になる。

【0026】このようにコンパレータ10の代わりに、より安価なトランジスタ18を用いても矩形波状のタイミング信号TM信号を得ることができ、軽負荷または無負荷時にスイッチ素子5を間欠的にスイッチング動作させることができる。

(実施例4) 図4は本発明の第4の実施例としての要部の構成を示す回路図である。この図4では、図1で使用したダイオードブリッジ9を省略してある。

【0027】この場合、交流電源1からコンパレータ10へ入力される電圧は、スイッチング電源側のダイオードブリッジ2により、概略、半波整流波形となる。この半波整流波形を利用すると、軽負荷または無負荷時においてスイッチ素子5を間欠的にスイッチング動作させる際の、間欠動作の周波数は交流電源電圧の周波数と同じになり、図1の場合に比べると半分になるが、スイッチ素子5を間欠的にスイッチング動作させる効果が得られる点では変わりがない。

【0028】

【発明の効果】本発明によれば、交流電源から安定化直流電源を得るスイッチング電源装置の軽負荷または無負荷時において、交流電源の波形を利用して生成した周期的なタイミング信号にあわせて、スイッチ素子の連続のスイッチング動作とスイッチ素子のオフ状態の維持とを交互に繰り返す、間欠的スイッチング動作を行わせるようにしたので、従来のように周期的なタイミング信号を得るための断続動作用発振器を用いることなく、より簡単で安価に軽負荷や無負荷の状態でのスイッチング電源装置の損失の低減を実現することができる。

【図面の簡単な説明】

- 【図1】本発明の第1の実施例として要部の回路構成図
- 【図2】本発明の第2の実施例として要部の回路構成図
- 【図3】本発明の第3の実施例として要部の回路構成図
- 【図4】本発明の第4の実施例として要部の回路構成図
- 【図5】図1の動作説明用の各部の波形図
- 【図6】従来のスイッチング電源装置の要部の回路構成図

【符号の説明】

1	交流電源
2	ダイオードブリッジ
3	コンデンサ
4	トランジスタ
5	スイッチ素子
6	ダイオード
7	コンデンサ
8	負荷
9	ダイオードブリッジ
10	コンパレータ
11	直流電源
12	AND回路
13	スイッチ

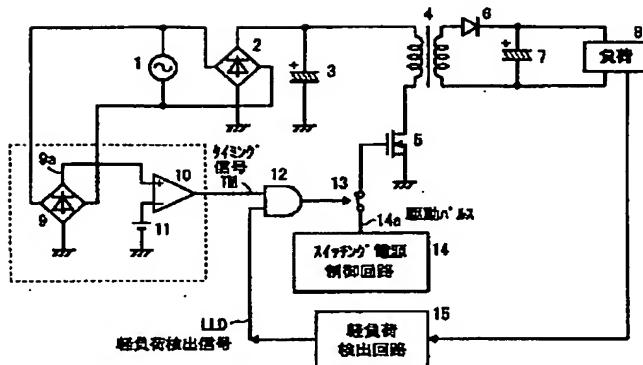
1 4
路
1 4 a
1 5
1 6, 1 7

スイッチング電源制御回
駆動パルス
軽負荷検出回路
抵抗

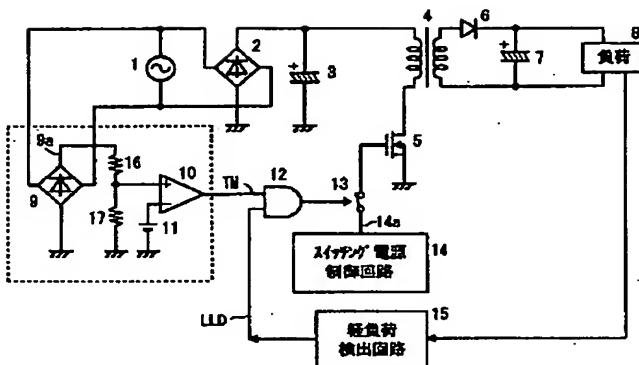
1 8
1 9
2 0
TM
LLD

トランジスタ
抵抗
直流電源
タイミング信号
軽負荷検出信号

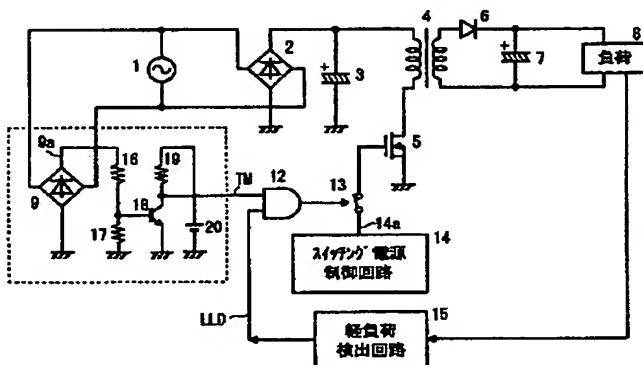
【図 1】



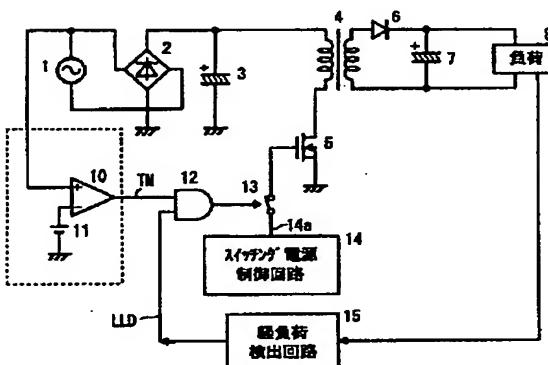
【図 2】



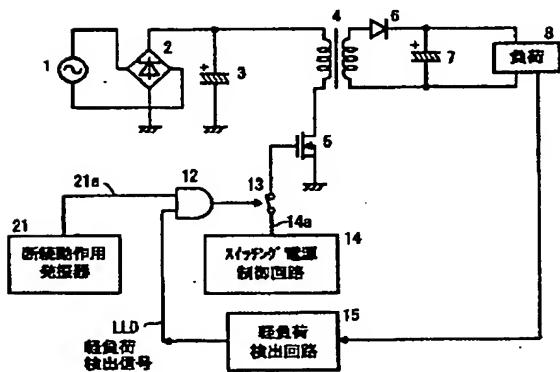
【図 3】



【図 4】



【図 6】



【図5】

